



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11)Publication number: 09270736

(43)Date of publication of application: 14.10.1997

(51)Int.Cl.

H04B 1/707

H04B 1/10

(21)Application number: 08076150

(71)Applicant:

NEC CORP

(22)Date of filing: 29.03.1996

(72)Inventor:

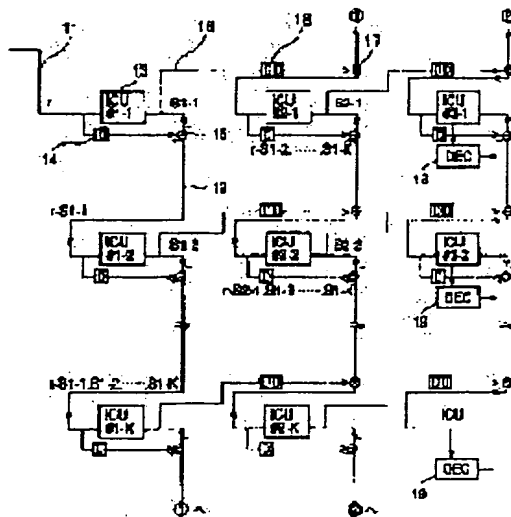
SUZUKI HIDETO

(54) DS-CDMA MULTI-USER SERIAL INTERFERENCE CANCELLER

(57)Abstract:

PROBLEM TO BE SOLVED: To evade the increase of a reception signal memory in the post stage of a processing and to facilitate the realization of an interference canceller.

SOLUTION: In a second and succeeding stages, to the (k)-th interference cancellation unit 13 of the stage, signals for which synthesis signals being the sum of the signals outputted from the last stage of the previous stage and interference replica signals generated in the respective interference cancellation units 13 to the previous user of the stage and the interference replica signals generated from the interference cancellation unit 13 in the present user of the stage corresponding to the user are added are inputted. Then, the interference replica signals generated from the interference cancellation unit 13 in the user are subtracted from the signals and transmitted to the post stage.



(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許番号

第2737776号

(45) 発行日 平成10年(1998) 4 月 8 日

(24) 登録日 平成10年(1998) 1 月 16 日

(51) Int.Cl.⁸

識別記号

F I

H 0 4 B 1/707
1/10H 0 4 J 13/00
H 0 4 B 1/10D
L

請求項の数 3 (全 4 頁)

(21) 出願番号 特願平8-76150

(22) 出願日 平成 8 年(1996) 3 月 29 日

(65) 公開番号 特開平9-270736

(43) 公開日 平成 9 年(1997) 10 月 14 日

審査請求日 平成 8 年(1996) 3 月 29 日

(73) 特許権者 000-004237

日本電気株式会社
東京都港区芝五丁目 7 番 1 号

(72) 発明者 鈴木 英人

東京都港区芝五丁目 7 番 1 号 日本電気
株式会社内

(74) 代理人 弁理士 後藤 洋介 (外 2 名)

審査官 石井 研一

(56) 参考文献 特開 平 7 - 131382 (J P, A)
特開 平 7 - 273713 (J P, A)
特開 平 7 - 303092 (J P, A)
特開 平 9 - 270766 (J P, A)

(54) 【発明の名称】 DS-CDMA マルチユーザージリアル干渉キャンセラ装置

1

(57) 【特許請求の範囲】

【請求項 1】 それぞれ、受信信号より干渉レプリカ信号を生成する K (K は 1 以上の自然数) 個の干渉レプリカ信号生成手段を備えた第 1 番目のステージから第 N

(N は 2 以上の自然数) 番目のステージで構成され、前記各干渉レプリカ信号生成手段に、干渉レプリカ信号を生成する間、前記受信信号を遅延して保持する受信信号遅延保持メモリが接続されている DS-CDMA マルチユーザージリアル干渉キャンセラ装置において、前記第 1 から前記第 k までの干渉レプリカ信号生成手段が直列に接続され、前記 K 個の干渉レプリカ信号生成手段の内
10 の一つである第 k 番目の干渉レプリカ信号生成手段で生成された干渉レプリカ信号と、第 (k-1) 番目以前の干渉レプリカ信号生成手段で生成された干渉レプリカ信号の和とを受信信号より差し引いた信号が次ユーザーに

2

伝送され、当該ステージの最後の干渉レプリカ信号生成手段からは各干渉レプリカ信号生成手段で生成された干渉レプリカ信号の和を受信信号より差し引いた信号が次ステージに伝送され、第 (N-1) 番目のステージにおける前記干渉レプリカ信号生成手段で生成された干渉レプリカ信号は次ステージの自ユーザーに転送され、第 2 番目のステージ以降は、当該ステージの第 k 番目の干渉レプリカ信号生成手段には、前ステージの最後段から出力された信号と当該ステージの前ユーザーまでの各干渉レプリカ信号生成手段で生成された干渉レプリカ信号との和である合成信号から当該ユーザーに対応する前ステージの自ユーザーにおける干渉レプリカ信号生成手段から生成された干渉レプリカ信号を加算した信号が入力され、この信号から当該ユーザーにおける干渉レプリカ信号生成手段から生成された干渉レプリカ信号を差し引き

3

て後段に伝送されていくことを特徴とするDS-SSMAマルチユーザーシリアル干渉キャンセラ装置。

【請求項2】 前記各ステージにおける各干渉レプリカ信号生成手段はシリアルに接続され、各ステージの干渉レプリカ信号生成手段には減算器が設けられていることを特徴とする請求項1記載のDS-SSMAマルチユーザーシリアル干渉キャンセラ装置。

【請求項3】 前記各ステージにおける各干渉レプリカ信号生成手段の出力側と、次ステージにおいて前ステージの自ユーザーにおける各干渉レプリカ信号生成手段にそれぞれ対応する各干渉レプリカ信号生成手段の入力側との間には、それぞれ前ステージの自ユーザーにおける各干渉キャンセルユニットから出力される干渉レプリカ信号を遅延して保持する干渉レプリカ信号遅延保持メモリを介して加算器が接続されていることを特徴とする請求項1又は2記載のDS-SSMAマルチユーザーシリアル干渉キャンセラ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はDS-SSMAマルチユーザーシリアル干渉キャンセラ装置の構成に関するものである。

【0002】

【従来の技術】 DS-SSMAに於けるセル内の干渉を低減する方法としてマルチユーザーシリアル干渉キャンセラが提案されている。これはあるユーザー k ($1 \leq k \leq K$) の信号を復調するに先立ちそれ以前に復調された k 以外のユーザーの干渉レプリカ信号を生成し、差し引いて復調するという処理を N 回 (N はステージ数である) 行うことにより他ユーザーの干渉の影響を低減する方式である。生成される干渉レプリカ信号は、その前におけるユーザー数分の処理時間遅延させて受信信号を入力する必要があるため、後段になるほど処理遅延が累積される。そのため、干渉除去される受信信号を保持しておくためのメモリが増大し、従って装置規模が増大してしまうという問題があった。

【0003】 図2に従来方式による干渉キャンセル装置を示す。21は受信信号、22は干渉レプリカ伝送共通バスライン、23は干渉キャンセルユニット (以下、ICUと呼ぶ)、24は受信信号と干渉レプリカ信号とのタイミングを合わせる遅延メモリD、25は受信信号から干渉レプリカ信号を差し引く減算器、26は他ユーザーの干渉レプリカ信号を合成する処理器、27は最終的な復号を行う復号器である。受信信号は干渉レプリカ信号とは別系統で送られており、各ユーザーの入力時点において、それ以前の処理で生成された他ユーザーの合成干渉レプリカ信号が差し引かれ、ICU23に入力されている。生成される干渉レプリカ信号は、後段になるほど処理遅延が累積されるので、後段に行くほど (ICU #1-K が大きくなるほど) 受信信号を遅延保持する受信

4

信号遅延保持メモリDは大容量のものが必要となる。

【0004】

【発明が解決しようとする課題】 上記した従来の方式では、生成される干渉レプリカ信号は、後段になるほど処理遅延が累積されるので、後段に行くほど (ICU #1-K が大きくなるほど) 受信信号を遅延保持する受信信号遅延保持メモリDに大容量のものが必要となる。したがって、その装置規模がかなり大きくなってしまいう問題があった。

【0005】 本発明の課題は、DS-SSMAマルチユーザーシリアル干渉キャンセラにて、処理の後段に於ける受信信号メモリの増大を回避し、装置実現の容易化を図ることである。

【0006】

【課題を解決するための手段】 本発明によれば、それぞれ、受信信号より干渉レプリカ信号を生成する K (K は1以上の自然数) 個の干渉レプリカ信号生成手段を備えた第1番目のステージから第 N (N は2以上の自然数) 番目のステージで構成され、前記各干渉レプリカ信号生成手段に、干渉レプリカ信号を生成する間、前記受信信号を遅延して保持する受信信号遅延保持メモリが接続されているDS-SSMAマルチユーザーシリアル干渉キャンセラ装置において、前記第1から前記第 k までの干渉レプリカ信号生成手段が直列に接続され、前記 K 個の干渉レプリカ信号生成手段の内の一つである第 k 番目の干渉レプリカ信号生成手段で生成された干渉レプリカ信号と、第 $(k-1)$ 番目以前の干渉レプリカ信号生成手段で生成された干渉レプリカ信号の和を受信信号より差し引いた信号が該ユーザーに伝送され、当該ステージの最後の干渉レプリカ信号生成手段からは各干渉レプリカ信号生成手段で生成された干渉レプリカ信号の和を受信信号より差し引いた信号が次ステージに伝送され、第 $(N-1)$ 番目のステージにおける前記干渉レプリカ信号生成手段で生成された干渉レプリカ信号は次ステージの自ユーザーに転送され、第2番目のステージ以降は、当該ステージの第1番目の干渉レプリカ信号生成手段には、前ステージの後段から出力された信号と当該ステージの前ユーザーまでの各干渉レプリカ信号生成手段で生成された干渉レプリカ信号との和である合成信号から当該ユーザーに対応する前ステージの自ユーザーにおける干渉レプリカ信号生成手段から生成された干渉レプリカ信号を加算した信号が入力され、この信号から当該ユーザーにおける干渉レプリカ信号生成手段から生成された干渉レプリカ信号を差し引いて後段に伝送されていくことを特徴とする、DS-SSMAマルチユーザーシリアル干渉キャンセラ装置が得られる。

【0007】 さらに、本発明によれば、前記各ステージにおける各干渉レプリカ信号生成手段には減算器が設けられていることを特徴とするDS-SSMAマ

5

ルチユーザシリアル干渉キャンセラ装置が得られる。

【0008】さらに、本発明によれば、前記各ステージにおける各干渉レプリカ信号生成手段の出力側と、次ステージにおいて前ステージの自ユーザーにおける各干渉レプリカ信号生成手段にそれぞれ対応する各干渉レプリカ信号生成手段の入力側との間には、それぞれ前ステージの自ユーザーにおける各干渉キャンセルユニットから出力される干渉レプリカ信号を遅延して保持する干渉レプリカ信号遅延保持メモリを介して加算器が接続されていることを特徴とするDSCDMAマルチユーザシリアル干渉キャンセラ装置が得られる。

【0009】

【作用】本発明に於いては、干渉除去されるべき受信信号成分が含まれた信号が、最初に第1ステージ第1番目のユーザーで入力された後、順々に後段に送られているので、別系統で各ユーザーにて受信信号を保持しておく必要が無く、従って後段に於いて受信信号を保持するためのメモリが増大してしまうことがない。従って、干渉キャンセルの動作原理を変えることなく装置構成実現の簡易化が可能になる。

【0010】

【発明の実施の形態】次に、本発明の一実施の形態について図面を参照して詳細に説明する。図1は本発明の干渉キャンセル装置である。11は受信信号、12は干渉除去された受信信号を隣接パネルへ転送する受信信号伝送ライン、13は干渉キャンセルユニット、14は受信信号を遅延保持しておく遅延保持メモリ（図面上のD）、15は減算器、16は各ユーザーの干渉レプリカ信号を次ステージの自ユーザーへ伝送する干渉レプリカ信号伝送ライン、17は前ステージの自ユーザーの（干渉）レプリカ信号を加える加算器、18は前ステージの自ユーザーの干渉レプリカ信号を遅延保持しておく遅延保持メモリ（図面上のDL）、19は最終的な復号を行う復号器である。

【0011】次に、本発明の一実施の形態に係る干渉キ

$$r - S_{i-1} - S_{i-2} - \dots - S_{i-(k-1)} - S_{(i-1)-k} - S_{(i-1)-(k+1)} - \dots - S_{(i-1)-N}$$

上記した数1からわかるように、これには常に受信信号rが含まれているので、別系統で受信信号を送信し保持する必要はない。上記数1に示した信号に干渉レプリカ信号伝送ライン16で伝送される前ステージの自ユーザーにおけるICU13で生成される干渉レプリカ信号 $S_{(i-1)-k}$ を加算して当該ステージの自ユーザーにおけるICU13に入力すればよい。このようにして最終ステージにおける各ユーザーに対応して設けられた復号器19より最終的な復号結果が得られる。

【0014】この方法では、各ステージの各ユーザーの処理の入力にて受信信号を保持しておくための遅延保持メモリは不要となる。一方で前ステージの自ユーザーからの干渉レプリカ信号を1ステージ分保持するメモリ

6

キャンセラ装置の動作の概要について説明する。第N番目のステージの第kユーザーの入力口においては、受信信号より、それ以前に処理生成された干渉レプリカ信号成分が差し引かれた信号が入力され、新たに第kユーザーの干渉レプリカ信号が生成され出力される。一方、入力された信号は1ユーザー処理分の遅延が与えられた後、第kユーザーにて生成された干渉レプリカ信号が差し引かれて次のユーザー即ち第N番目のステージの第(k-1)ユーザーに送られる。送られた信号には当該ステージにて生成された第(k-1)ユーザーの干渉レプリカ信号が差し引かれてしまっているため、次段のICUに処理入力する前に先にライン伝送されている前ステージ、すなわち第(N-1)ステージの第(k-1)ユーザーの信号を加算してこの信号を除去した後、第(k-1)ユーザーにおけるICU13に入力する。この方式では、最初に第1番目のステージの第1ユーザーに入力された受信信号を送った信号が順々に後段にバケツリレー式に送られているので、別系統で各ユーザーにて受信信号を保持しておく必要がないため、後段において受信信号を保持するためのメモリが増大してしまうことがない。

【0012】上記動作について図1を参照してより具体的に説明すると、受信信号rは最初に第1番目のステージの第1ユーザーにおけるICU#1-1に入力され、その結果干渉レプリカ信号 S_{1-1} が生成され出力される。一方、受信信号rより生成された干渉レプリカ信号 S_{1-1} が差し引かれ、2ユーザー即ち第1ステージの第2ユーザーにおけるICU#1-2に対しては $r - S_{1-1}$ 信号が伝送される。それ以降、一般的に第N(Nは1以上の自然数)番目のステージの第kユーザーにおけるICU#k-k（図示せず）に接続された加算器17には以下の数1に示される信号が送られて行く。

【0013】

【数1】

が必要になるが、この大きさは装置全体のステージ数には関係なく、従って従来方式と比較すると必要なメモリは $1/N$ (N:ステージ数)の容量で済み、回路の実現がより容易になる。

【0015】

【発明の効果】本発明によれば、受信信号を保持しておくためのメモリを削減することができるため、装置の実現がより容易になる。

【図面の簡単な説明】

【図1】本発明に係る干渉キャンセラ装置の一実施の形態を示した図である。

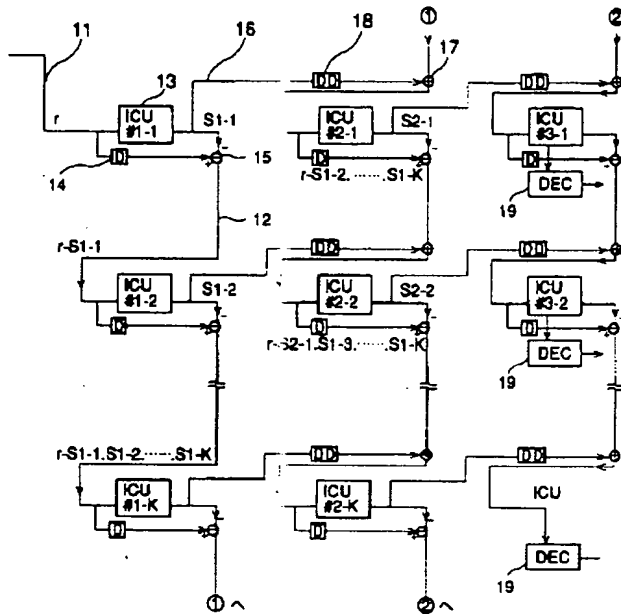
【図2】従来の干渉キャンセラ装置の一実施の形態を示した図である。

【符号の説明】

- 1 1 受信信号
 1 2 受信信号伝送ライン
 1 3 干渉キャンセルユニット
 1 4, 1 8 遅延保持メモリ

- 1 5 減算器
 1 6 干渉ノブ カ信号伝送ライン
 1 7 加算器
 1 9 復号器

【図 1】



【図 2】

